

К. т. н. Г. И. ГАВРИЛЮК, Т. В. МАЕВСКАЯ,
В. В. ЧЕЧЕЛЬ, Н. Н. ШАРАН

Украина, г. Винница, НИИ "Гелий", НИЦ РЭ "Полюс"
E-mail: c_polus@svitonline.com

Дата поступления в редакцию
25.05 2005 г.

Оппонент д. т. н. А. Ф. КАДАЦКИЙ
(ОНАС им. А. С. Попова, г. Одесса)

УНИВЕРСАЛЬНАЯ СХЕМА УПРАВЛЕНИЯ МОЩНЫМИ ВЫСОКОВОЛЬТНЫМИ МОП-ИНВЕРТОРАМИ, ИСКЛЮЧАЮЩАЯ ТИРИСТОРНЫЙ ЭФФЕКТ

Предлагаемый подход в конструировании мощных инверторов напряжения повышает надежность их работы, расширяя при этом пределы питающих напряжений и частоты преобразования.

В настоящей работе представлена разработанная универсальная функционально завершенная схема управления мощными силовыми приборами в устройствах вторичного преобразования электрической энергии. Как известно, такие преобразователи включают в себя модуль управления (драйвера) и силовые ключи, выполненные на базе МОП-транзисторов.

На рис. 1 представлены разновидности схем включения мощных транзисторов импульсных преобразователей, где I_{c1} , I_{c2} , I_{c3} , I_{c4} — ток стока

соответствующего транзистора; U_{g1} , U_{g2} , U_{g3} , U_{g4} — напряжение на затворе, соответственно; $U_{п1}$ — напряжение питания инвертора ($U_{п1} = U_{п2}$); $I_{c\max}$ — максимальное значение коммутируемого тока.

Как видно из рисунка, затворы транзисторов VT1 и VT2, VT3 и VT4 в режиме переключения потенциально удаляются друг от друга в пределах от 0 до $+U_{п1}$. Поэтому такие устройства отличаются повышенными требованиями к фиксации рабочих режимов каждого из транзисторов.

Использование МОП-транзисторов в качестве силовых ключей значительно упростило выполнение этих условий, а использование в качестве схем управления твердотельных драйверов, например IR2151 фирмы International Rectifier, позволило создавать простые и дешевые вторичные источники электропитания, работающие на частотах преобразования < 100 кГц, мощностью преобразования < 1 кВт и рабочем напряжении < 600 В. Однако с ростом частоты переключения и коммутируемых мощностей в драйвере затвора может выделяться чрезмерная мощность рассеяния. Это связано с тем, что емкость Миллера "затвор—сток" силовых транзисторов подпитывает заряд затвора, увеличивая его потенциал. Высота и ширина "толчка" напряжения на затворе определяется отношением емкостей "затвор—сток" и "затвор—исток", выходным импедансом схемы управления затвором и приложенным dv/dt (скорость изменения электрического потенциала) между стоковым и истоковым выводами [1, с. 14].

Обычно, повышая безопасность режимов работы транзистора, т. е. уменьшая влияние емкости, понижают выходной импеданс схемы управления. С другой стороны, добиваясь надежной устойчивой работы драйвера, устанавливают в цепи затвора ограничительный резистор $R_{огр}$ (см. рис. 2). Как видно, эти мероприятия взаимно противоречивы; выбранный

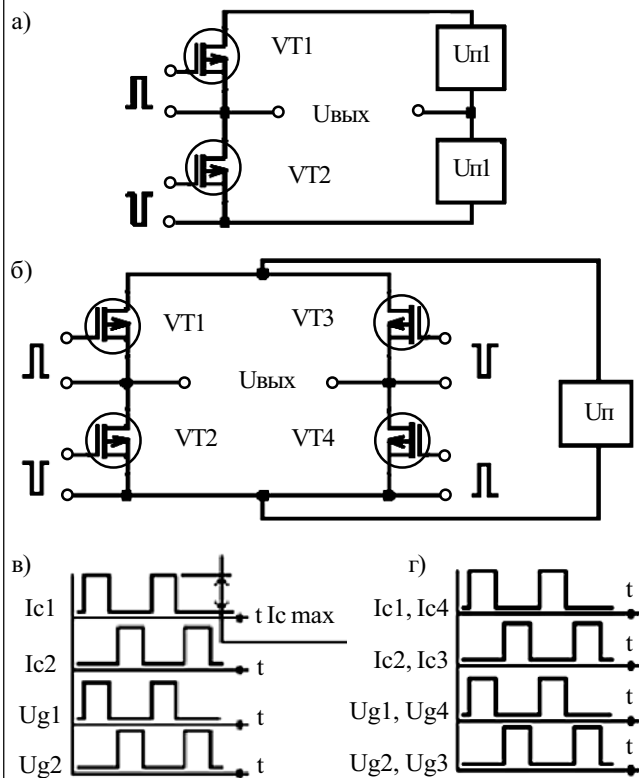


Рис. 1. Силовой каскад полумостового (а, в) и мостового (б, г) инвертора:

а, б — схемы принципиальные электрические; в, г — временные диаграммы токов и напряжений

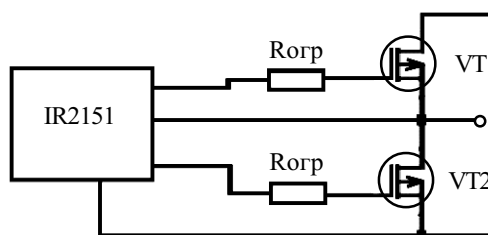


Рис. 2. Ограничение заряда Миллера на выходные цепи драйвера

компромисс не способствует повышению частоты коммутации.

В последние годы наблюдается тенденция к увеличению удельной мощности преобразования на единицу массы или объема. При этом требования к надежности работы преобразователя не только не снижаются, но и порой повышаются. Чтобы увеличивать удельную мощность преобразователя, необходимо увеличивать частоту преобразования.

Так как силовые МОП-транзисторы способны работать на частотах >100 кГц, проанализируем причины ограничения частоты переключения в мощных инверторах. При коммутации больших токов применяются силовые транзисторы, входная емкость которых превышает десятки, а порой и сотни нанофард. Динамическое сопротивление выходного каскада драйвера, по приближенным расчетам, должно быть в таких случаях <100 мОм. Если устанавливать резистор в цепи затвора согласно рис. 2, будут происходить большие потери активной мощности управляющего сигнала и — самое неприемлемое — будет увеличиваться длительность фронтов.

В твердотельном исполнении добиться требуемого импеданса не сложно. Для этого увеличивают размеры выходных транзисторов, предусмотрев возможность последующего отвода тепла от них. Однако, на наш взгляд, тиристорный эффект, вероятность проявления которого увеличивается с ростом частоты напряжения и температуры, полностью устранить практически невозможно, т. к. в случае без резистора весь возвратный заряд от паразитной емкости с затвора поступает на драйвер.

Рассмотрим классический пример твердотельной схемы управления инвертором IR2151.

На рис. 3 представлена в эскизе широко распространенная [1, 2] блок-схема драйвера. Не вникая здесь в сущность работы драйвера, т. к. она безупречна, можно выделить только следующее: схема управления транзистором верхнего уровня и схема управления транзистором нижнего уровня конструктивно разделены обратносмещенным переходом, а функциональная связь между каналами выполняется с помощью по крайней мере (как пишут в [1]) двух высоковольтных МОП-транзисторов. По электрическим параметрам потенциально они находятся в той же системе координат, что и силовые. Этим транзисторам также присущ эффект емкости Миллера, которая способствует разогреву их микрообластей. В определенных случа-

ях мгновенно повышается их температура, которая снижает пороговые напряжения. В свою очередь такое снижение порога увеличивает сквозные неуправляемые токи, особенно при предельных питающих напряжениях инвертора. Транзисторы в кристалле продолжают разогреваться еще с большей скоростью, т. е. процесс происходит мгновенно, лавинно и необратимо, с катастрофическим завершением — кристалл при этом разрушается, разделяясь на две части.

Помимо этого события, вследствие большого "впрыскивания" заряда в режиме короткого импульса может также произойти сбой фазового генератора микросхемы, когда (совершенно однозначно!) одновременно откроются верхний и нижний транзисторы инвертора. В этом случае драйвер остается невредимым, а у силовых транзисторов наступает токовый пробой канала.

На наш взгляд, сохраняя все функциональные достоинства этой блок-схемы, необходимо отказаться от способа передачи сигналов управления из схемы нижнего уровня в схему верхнего с помощью высоковольтных транзисторов. Мы предлагаем вариант драйвера, выполненного аналогично изображенному на рис. 3, со следующей принципиальной разницей: вместо двух полевых транзисторов применить высокочастотный трансформатор, размеры которого ничтожно малы, а диэлектрические свойства намного превосходят обратносмещенные переходы твердотельных структур.

Рассмотрим изображенную на рис. 4 функциональную схему предлагаемого модуля управления (МУ).

Генератор 1 вырабатывает импульсы с частотой $2F$ коммутации в автоматическом режиме и ждущем режиме по входу 2. С выхода генератора 1 импульсы поступают на вход генератора фаз 5, на выходе которого формируется двухканальная последовательность. Для канала нижнего уровня сигналы сразу поступают на буферный усилитель 11, а для канала высокого уровня — на вход модулятора 3, 4. На второй вход этого модулятора поступает высокая частота от генератора 2. Нагрузкой модулятора служит первичная обмотка разделительного трансформатора 6. С вы-

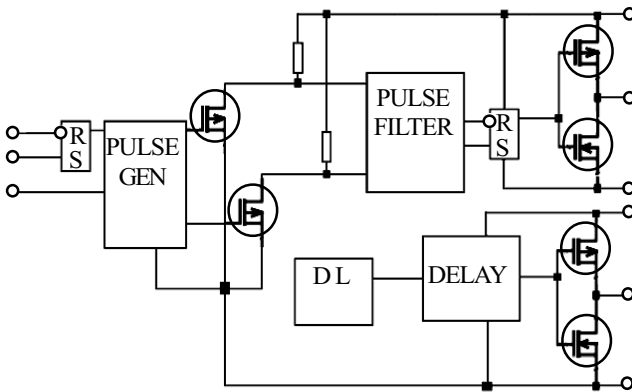


Рис. 3. Блок-схема драйвера IR2151

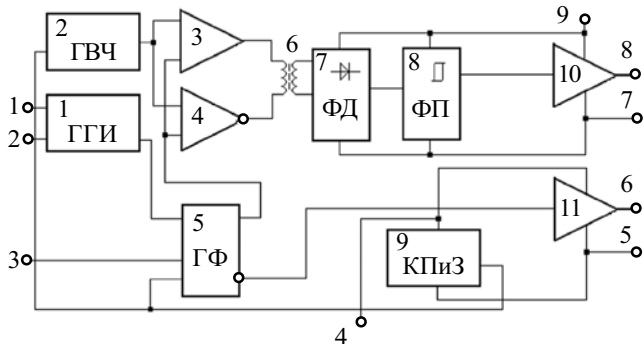


Рис. 4. Функциональная блок-схема модуля управления с трансформаторным разделением каналов верхнего и нижнего уровня:

1 — генератор тактовых импульсов (ГТИ); 2 — генератор высокой частоты (ГВЧ); 3, 4 — модулятор; 5 — генератор фаз (ГФ); 6 — разделительный трансформатор; 7 — импульсный детектор; 8 — формирователь порога; 9 — контроль питания и запуска (КПиЗ); 10, 11 — буферные усилители

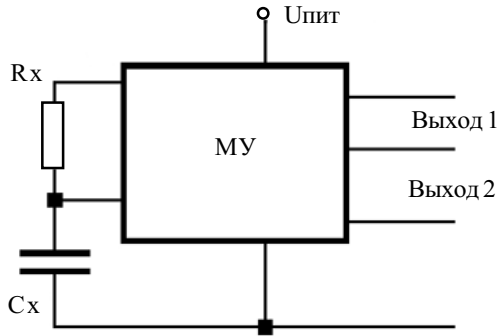


Рис. 5. Включение модуля управления в режиме автогенерации, когда $F=(1/2)RC$

хода трансформатора сигнал поступает на импульсный детектор 7, с выхода которого — на пороговое устройство 8, после чего — на вход буферного усилителя канала верхнего уровня 10. Выход контрольного блока 9 связан с управляющими входами генераторов 1, 2, 5.

Устройство работает следующим образом.

На вход ГТИ поступают синхроимпульсы с частотой $2F$ коммутации. Генератор 1 представляет собой функционально завершённое устройство, работающее в двух режимах генерации — "авто" или ждущем. Для авторежима необходимо подключить дополнительный конденсатор и резистор (см. рис. 5). Для работы в ждущем режиме необходимо подавать частоту $2F$ коммутации, а амплитуда входного сигнала U_c должна быть в пределах $0,1U_{п} < U_c < 0,9U_{п}$.

С выхода 1 сигнал поступает на вход генератора фаз, задача которого состоит в генерировании в строго фиксированном порядке двухканальной периодической последовательности. Чтобы работа схемы управления

синхронизировалась с питанием, имеется блок 9, где находятся параметрический стабилизатор и схема управления, позволяющие стабилизировать режимы схемы на постоянном уровне и управлять работой генераторов в зависимости от напряжения питания.

При напряжении питания больше 8 В схема работает, когда же оно меньше 8 В — схемы буферных усилителей настроены так, что их выходные уровни жестко привязаны к нулевым шинам. Так же и вся логическая часть схемы управления (для помехоустойчивости) находится в устойчивом состоянии, подтверждающая эти уровни соответственно логическими сигналами. Как только напряжение питания достигает 8 В, на выходе блока 9 формируется потенциал, разрешающий блокам 1 и 2 сгенерировать начало пакета последовательности. С этого момента начинается запуск и корректная работа генератора фаз 5.

На выходе 3 генератора 5 формируется сигнал, который после усиления буферным каскадом 11 открывает силовой транзистор канала нижнего уровня. Параметры входного сигнала соответственно приведены на рис. 6, где T — период работы инвертора. Ограничение питания канала нижнего уровня в пределах 15 В осуществляется внутренней параметрической цепочкой блока питания 9. Максимальный параметрический ток, задаваемый навесным ограничительным резистором устройства, не должен превышать 30 мА. Импульсы, открывающие силовые транзисторы, могут быть укорочены до 100 нс сигналом входа 3, что дает возможность выполнять ШИМ (широтно-импульсная модуляция) регулирование в инверторе. По завершении активного уровня с выхода 3 блока 5, спустя определенное время, в процессе которого силовой транзистор нижнего канала полностью переходит в закрытое состояние, на выходе 2

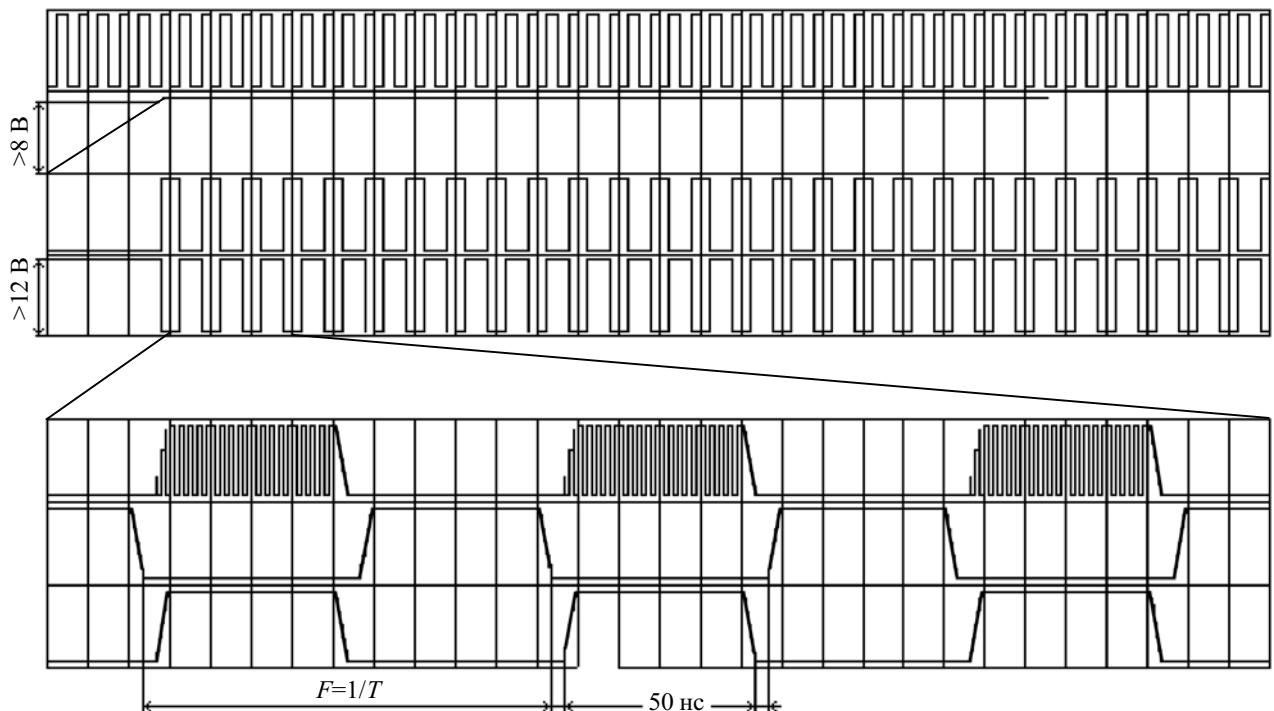


Рис. 6. Основные амплитудно-временные зависимости работы модуля управления

формируется активный логический уровень, который поступает на один из входов импульсного модулятора 3, 4. На другие входы этих блоков поступает ВЧ-сигнал, частота которого >40 МГц. Такое значение частоты способствует качественной передаче фронтов во всем рабочем диапазоне.

В блоке 3, 4 сигнал подвергается амплитудно-импульсной модуляции, после чего поступает на вход высокочастотного разделительного трансформатора 6. После гальванической развязки высокочастотный сигнал поступает на вход импульсного детектора 7. В этом же блоке полностью восстанавливается его огибающая, а в пороговом устройстве 8 формируются помехоустойчивые логические уровни, которые поступают на вход буферного усилителя силового транзистора канала верхнего уровня 10.

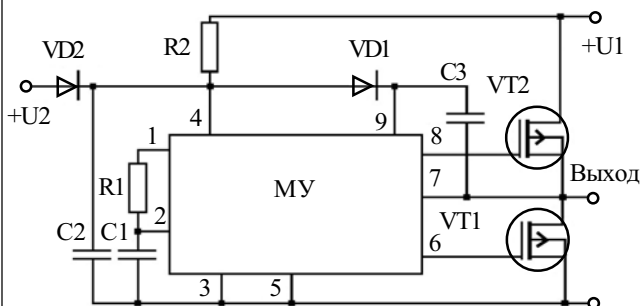


Рис. 7. Основная схема включения модуля управления

На рис. 7 приведена основная схема включения модуля управления. Как видно, его включение мало чем отличается от принятого аналога IR2151 — может быть, лишь наличием диода VD2 и вспомогательного источника питания U2, который, естественно, необходим при работах инвертора на повышенных частотах. Здесь C1 и R1 задают частоту коммутации, деленную на 2. Резистор R2 необходим для начального питания и запуска драйвера, C2 и C3 — емкости фильтров, диод VD1 предназначен для питания верхнего канала.

Работает схема следующим образом. На выходе 6 канала нижнего транзистора устанавливается уровень, который открывает VT1. Когда транзистор VT1 открыт, сток соединяется с нулевой шиной, за исключением напряжения насыщения, которое падает при прохождении через него тока. В таком случае общий провод канала верхнего уровня соединяется

с аналогичной точкой схемы канала нижнего уровня. Через диод VD1 происходит заряд емкости C3 до уровня емкости C2. По закрытии VT1 выходная точка инвертора некоторое время (50—75 нс) находится в высокоимпедансном состоянии, когда нижний транзистор уже закрыт, а верхний еще не открыт. Такой режим инвертора выбран для устранения протекания сквозного тока через его силовые транзисторы. После этого на выходе канала верхнего уровня устанавливается режим, открывающий транзистор VT2. Удержание транзистора в этом режиме осуществляется за счет энергии, запасенной в C3. Выходная точка инвертора потенциально соединена с напряжением питания U1.

По завершении фазы проводимости выход инвертора переходит в высокоимпедансное состояние с соответствующими для него временными параметрами. Такое же состояние наблюдается и в рабочем ШИМ-режиме, однако пауза сохраняется до начала очередного цикла проводимости.

Емкость, помимо фильтрующих свойств, предназначена для первоначального запуска всех режимов МУ. Ее заряда в данном случае должно хватить на 3—4 полных цикла инвертора. За это время подготавливаются другие цепочки питания, где МУ переходит на более мощный источник питания. Поэтому $C2 \gg C3$.

Конструктивно модуль управления выполнен на алюминиевой подложке, на которой размещена печатная плата из стеклотекстолита размерами 24×30 мм. На этой же плате размещен разделительный трансформатор, выполненный на ферритовом кольце диаметром 4 мм и содержащий две обмотки по 3 витка каждая.

Таким образом, предложена универсальная схема управления мощными силовыми инверторами, где в драйвере вместо двух полевых транзисторов применен высокочастотный трансформатор. Это позволяет избежать тиристорного эффекта при повышении частоты переключений.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Силовые полупроводниковые приборы / Под ред. В. В. Токарева. — Воронеж: ЭЛИСТ, 1995.
2. Векслер Г. С., Пилинский В. В. Электропитающие устройства электроакустической и кинотехнической аппаратуры. — К.: Вища школа, 1986.

НОВЫЕ КНИГИ

НОВЫЕ КНИГИ

Денисенко А. Н. Сигналы. Теоретическая радиотехника. Справочное пособие. — М.: Горячая линия-Телеком, 2005, 704 с.

В сжатой, приемлемой для инженерной и исследовательской практики форме обобщены и достаточно полно изложены методы анализа детерминированных сигналов (часть 1) и случайных сигналов и шумов (часть 2), используемые в теоретической радиотехнике. В каждом разделе теоретическая часть заканчивается расчетными выражениями и примерами расчета по ним.

Для инженеров и исследователей, работающих в области радиотехники, преподавателей, студентов старших курсов радиотехнических факультетов вузов, аспирантов.

