

БЫСТРОДЕЙСТВУЮЩАЯ СХЕМА ВОССТАНОВЛЕНИЯ НЕСУЩЕЙ ЧАСТОТЫ ДЛЯ QPSK-МОДЕМА

К. т. н. А. В. Садченко, О. А. Кушниренко, Е. К. Кошелев, О. Р. Щебет, В. И. Бондар

Одесский национальный политехнический университет
Украина, г. Одесса
koa@opi.ua

Разработан блок восстановления несущей частоты QPSK-модема с цифровым фазовращателем, обеспечивающий высокое быстродействие при простоте схемной реализации. Для уменьшения времени входа в синхронизм демодулятора QPSK предложена схема восстановления несущей частоты на основе нерегулируемого стабильного генератора и управляемого фазовращателя.

Ключевые слова: QPSK-модем, восстановление несущей частоты, генератор, управляемый напряжением, фазовращатель.

Характерными особенностями беспроводных модемов, входящих в состав систем сбора данных с автономных датчиков учета и контроля энергопотребления, является импульсный режим работы с необходимостью быстрого входа в синхронизм в условиях ограниченного ресурса резервных источников питания. Для повышения эффективности использования выделенных частотных каналов, т.е. повышения удельной скорости передачи данных возникает необходимость использования многопозиционной (комбинированной) манипуляции, при которой каждый символ сообщения переносит более 1 бита информации. Однако с ростом числа сигнальных позиций неизбежно возрастает сложность технической реализации декодирующего устройства и снижается помехоустойчивость системы связи [1, 2]. Поэтому одной из самых распространенных видов квадратурной модуляции является QPSK-модуляция, она обеспечивает высокую помехоустойчивость при простой схеме модулятора и демодулятора. В этих условиях особенно жесткие требования предъявляются к быстродействию схемы восстановления несущей частоты. Существующие схемные решения [1, 2], такие как петля Костаса, обладают неприемлемо большим временем входа в синхронизм.

В настоящей работе разработан блок восстановления несущей частоты QPSK-модема с цифровым фазовращателем, обеспечивающий высокое быстродействие при простоте схемной реализации.

В большинстве модемов с квадратурной модуляцией применяется схемное решение восстановления несущей частоты с применением системы фазовой автоматической подстройки частоты (ФАПЧ) на основе петли Костаса [2] (рис. 1). Данное схемное решение легко реализуется в интегральном исполнении.

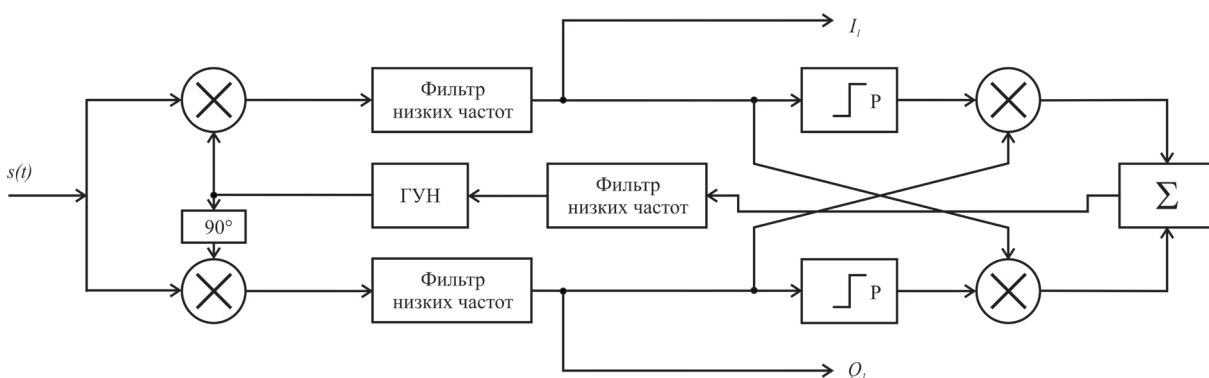


Рис. 1. Структурная схема восстановления несущей для QPSK-сигнала на основе петли Костаса:
ГУН — генератор управляемый напряжением, Р — регенератор

Схема содержит квадратурный демодулятор, содержащий два перемножителя с гармоническим сигналом, сдвинутым на 90° . Квадратурные составляющие I , Q формируются на выходах фильтров низкой частоты (ФНЧ), предназначенных для устранения межсимвольной интерференции. Каждая квадратура поступает на вход регенератора и дополнительного перемножителя. Вторая пара перемножителей выполняет перемножение выходных напряжений синфазного и квадратурного каналов. Выходные напряжения перемножителей складываются в противофазе в сумматоре. В результате такой обработки напряжение на выходе сумматора оказывается немодулированным. Оно служит для управления фазой опорного генератора. При этом синфазный и квадратурный каналы должны иметь одинаковые импульсные характеристики и вносить одинаковую задержку.

Очевидно, что время подстройки частоты, а следовательно, и фазы опорного колебания определяются постоянной времени фильтра низкой частоты в петле ФАПЧ.

Определим максимальное время входа в синхронизм для модема, например, работающего в ISM-диапазоне при несущей частоте 2,4 ГГц и скорости потока 2048 Мбит/с.

Максимальное время, требуемое на синхронизацию, получается в том случае, если плоскость сигнального созвездия разворачивается на угол кратный 45° относительно исходного положения (рис. 2) [3, 4].

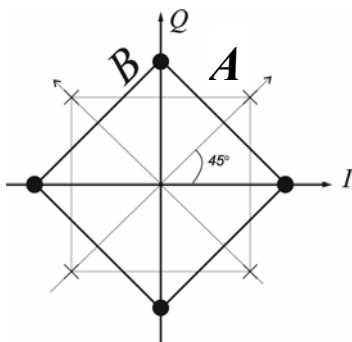


Рис. 2. Доворот фазы на 45° :

A — исходное положение сигнального созвездия; B — поворот на 45°

Схема содержит два балансных перемножителя, ФНЧ с полосой Найквиста для устранения межсимвольной интерференции, блоки вычисления модуля квадратуры (модуль X), нерегулируемый стабильный кварцевый генератор (G), блок вычисления \arctg и управляемый фазовращатель. Подстройка положения точки сигнального созвездия происходит за счет регулировки фазы выходного сигнала стабильного кварцевого генератора с помощью регулируемого фазовращателя. Необходимый фазовый сдвиг определяется с помощью вычисления \arctg отношения модулей квадратур. Вычисленное значение вычитается из 45° , поскольку реальное значение точек созвездия соответствует 45° , 135° , 225° и 315° . Нетрудно заметить, что схема сводит вычисления всех углов к анализу 1-й четверти, а критерием правильной настройки является равенство модулей квадратур $|I|=|Q|$. Таким образом, нулевой фазовый сдвиг регулируемого фазовращателя соответствует 45° ($\arctg 1 = 45^\circ$), и при невыполнении этого условия происходит компенсация фазы генератора на требуемый угол.

Быстродействие этой схемы зависит от фазовращателя и от блока вычисления \arctg . Блок дискретного фазовращателя может быть выполнен по лестничной схеме с применением коммутирующих СВЧ-диодов и обладает быстродействием не хуже 10^{-8} с. Кроме того, генератор и регулируемый фазовращатель можно также выполнить на основе микросхемы с прямым цифровым синтезом (DDS), такой как AD9850. В этом случае время подстройки фазы может составить 10^{-5} с. Блок вычисления \arctg целесообразно выполнить на FPGA (ПЛИС) входящий в состав модема QPSK. Наиболее быстродействующий метод — табличный, на получение результата при точности 1° может потребоваться $N_{tact} = 100$ — 200 тактов частоты опорного генератора, что для ПЛИС типа CYCLON 3 фирмы ALTERA, работающей на тактовой частоте 1 ГГц соответствует времени T_{s1} вычисления \arctg :

$$T_{s1} = \frac{1}{F_{tact} / N_{tact}} = 200 \text{ нс.}$$

Полоса ФНЧ, обеспечивающая устойчивость петли ФАПЧ, при указанных исходных данных составит 1 КГц [5], следовательно, количество символов, которое будет потеряно за время восстановления несущей частоты N_{lost} , при максимальном времени перестройки частоты $T_s = 7,73$ мс составит

$$N_{lost} = \frac{V_{stream}}{2} T_s = \frac{2048000}{2} \cdot 7,73 \cdot 10^{-3} = 7915 \text{ символов,}$$

что составляет примерно 8% от длины кадра.

Повысить быстродействие схемы восстановления несущей частоты можно при подстройке фазы генератора «скачком», например, с помощью управляемого фазовращателя. Быстродействующая схема восстановления несущей приведена на рис. 3.

Таким образом, потери на синхронизацию составят

$$N_{lost} = \frac{V_{stream}}{2} T_{s1} = \frac{2048000}{2} \cdot 200 \cdot 10^{-9} = 0,2 \text{ символа.}$$

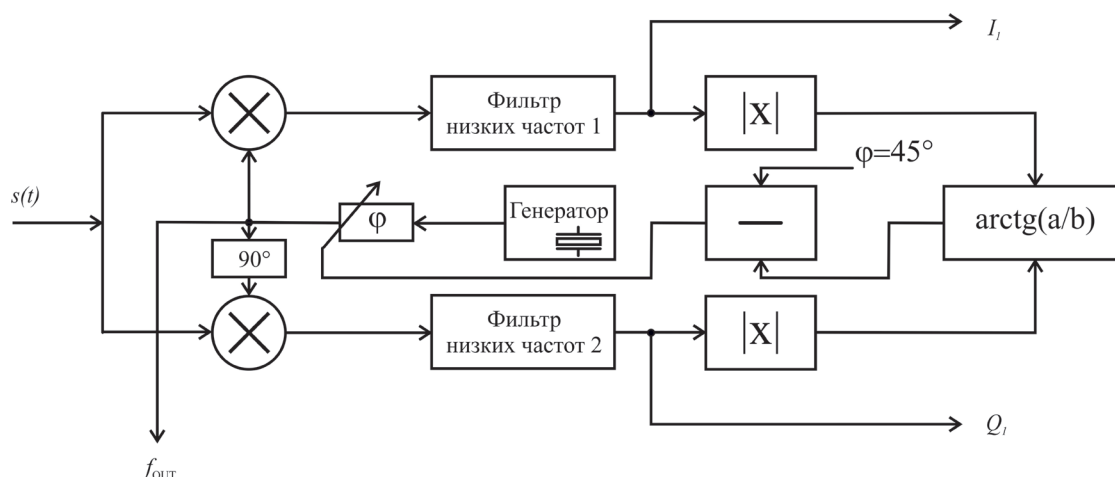


Рис. 3. Структурная схема восстановления несущей для QPSK-сигнала с регулируемым фазовращателем

Основным достоинством предложенного схемного решения является то, что время синхронизации не зависит от начального угла поворота плоскости сигнального созвездия. Предложенную схему восстановления несущей частоты можно реализовать на основе серийно выпускаемых микросхем, работающих по принципу прямого цифрового синтеза, например, таких как AD9850, AD9851 фирмы Analog Devices, что повышает привлекательность данного решения в среде разработчиков систем связи.

ИСПОЛЬЗОВАННЫЕ ИСТОЧНИКИ

1. Шевкопляс Б.В., Сухман С.М., Бернов А.В. Синхронизация в телекоммуникационных системах. Анализ инженерных решений.— Москва: Эко-Трендз, 2003.
2. Брени С. Синхронизация цифровых сетей связи.— Москва: Мир, 2003.
3. Садченко А.В., Кушниренко О.А., Ефимов О. И. и др. Корреляционная схема кадровой синхронизации в системах связи с QPSK-модуляцией // Технология и конструирование в электронной аппаратуре.— 2017.— № 6. — С. 22—28.— <http://dx.doi.org/10.15222/ТКЕА2017.6.22>
4. Садченко А. В., Кушниренко О. А., Кошелев Е. К., Бондар В. И. Быстродействующий алгоритм восстановления несущей частоты и кадровой синхронизации в модемах с QPSK-модуляцией// Технология и конструирование в электронной аппаратуре.— 2018.— № 1.— С. 28—35.— <http://dx.doi.org/10.15222/ТКЕА2018.1.28>
5. Метропольский С. Расчет параметров фильтра в петле ФАПЧ // Электронные компоненты.— 2011.— № 4.— С. 56—59.— <http://www.russianelectronics.ru/leader-r/review/2327/doc/56287/>

A. V. Sadchenko, O. A. Kushnirenko, E. K. Koshelev, O. R. Shchebet, V. I. Bondar

Fast-acting carrier frequency recovery circuit for QPSK modem

To reduce the lock-in time of the QPSK demodulator, the authors suggest a circuit for reconstructing the carrier frequency. The circuit is based on a fixed stable generator and a controlled phase shifter. In order to increase the speed of the carrier frequency recovery circuit, the phase of the reference oscillator is jump-adjusted, using a phase shifter based on the DDS chip, while the necessary phase shift is calculated by the tabular method using the FPGA. The obtained speed of the circuit makes it possible to adjust the phase of the reference oscillator during one information symbol.

Keywords: QPSK-modem, carrier frequency recovery, voltage-controlled oscillator (VCO).