

УДК 621.382.3

КОНСТРУКЦІЇ ТА ЧАСТОТНІ ХАРАКТЕРИСТИКИ ІС З ПОВНОЮ ДІЕЛЕКТРИЧНОЮ ІЗОЛЯЦІЄЮ

Д. ф. м. н. А. Н. Горбань¹, к. т. н. В. В. Кравчина²

Класичний приватний університет¹, Запорізька державна інженерна академія²
Україна, м. Запоріжжя
Kravchina@list.ru

Проведено дослідження шляхів оптимізації конструкції та технології ІС, які дозволяють отримати збільшення частоти відсікання та генерації. Експериментально встановлено, що час увімкнення ІС з величиною вихідного імпульсного струму в 0,5 А склав величину близько 3 нс. Проведено моделювання частотних характеристик вихідних комплементарних транзисторів розроблених ІС, в результаті якого отримано значення частоти відсікання f_T на рівні 15...20 ГГц.

Ключеві слова: ізоляція діелектриком, ІС, частота відсікання.

В роботах [1, 2] проводилось технологічне моделювання конструкції ІС з повною ізоляцією діелектриком з метою підвищення коефіцієнта підсилення, величини пробивних напруг U_{KE} та ін.. При формуванні ІС з комплементарними транзисторами та з повною діелектричною ізоляцією використовувалось технології КСДІ та «Ізопланар» [1, 2]. Важливе значення при проектуванні та застосуванні ІС мають значення їх частотних параметрів. Тому метою роботи є дослідження частотних характеристик ІС та їх оптимізація при моделюванні конструкції та технології. При цьому важливим є зменшення глибини емітерного переходу, товщини бази та бар'єрних емностей емітерного та колекторного переходів. Слід відзначити, що діелектрична ізоляція ІС забезпечує відсутність значимих паразитних емностей як між окремими схемними елементами, так і між шарами структур і підкладкою, тим самим забезпечує високі максимальні частоти як окремих елементів, так і ІС в цілому.

Дійсно, експериментальні дослідження часу увімкнення ІС t_{on} , структура яких містить комплементарні транзистори з діелектричною ізоляцією при глибині емітерних переходів 0,4...0,6 мкм і товщині епітаксійної плівки в 1,7...1,9 мкм, встановили величину t_{on} близько 3 нс.

Один із шляхів подальшого зменшення глибини шарів емітера є застосування плівок полікристалічного кремнію (Si^*). Застосування плівки Si^* на поверхні в області емітера $n-p-n$ -транзистора дозволяє зменшити глибину емітерного переходу до 0,15...0,2 мкм. Товщину епітаксійної плівки при цьому можна зменшити до 1,4...1,6 мкм. Крім того, застосування плівки полікристалічного кремнію одночасно дозволяє покращити планарність поверхні ізоляції в області локального оксиду [1]. Для пояснення цього твердження розглянемо модифікацію вказаної поверхні ізоляції, яке починається з формування епітаксійної плівки. Епітаксійну плівку в області ізоляції осаджують на поверхню, яка утворюється об'ємними шарами $Si-SiO_2-Si_{06}^*-SiO_2-Si$ [1], при цьому утворюються W -подібні канавки [1, 2]. Після цього, відповідно до LOCOS-технології, проводиться локальне окислення кремнію епітаксійної плівки, і у випадку W -подібної поверхні канавки в області ізоляції при локальному окисленні виникає тенденція утворення заглиблень в області тонкого шару епітаксійного кремнію над шаром SiO_2 . За рахунок комфортного осадження плівки Si^* товщиною 0,25...0,35 мкм, її локального часткового окислення, проходить заповнення заглиблень на поверхні області локальної ізоляції. При формуванні ізоляції на структурах $Si-SiO_2-Si^*-SiO_2-Si$ із покриттям із плівок SiO_2-Si^* застосування плівок Si^* також дозволяє зрівняти поверхні локального оксиду в області ізоляції та захисного оксиду епітаксійного кремнію. Зменшення глибини шарів емітерів, застосування поверхневих шарів Si^* , локальних областей із заглибленого SiO_2 для маскуванню бокових поверхонь глибоких колекторів, слабологованих областей спейсерів для маскуванню бокових поверхонь емітерів транзисторів дозволяє зменшити бар'єрні емності $p-n$ -переходів, зменшити інжекцію носіїв заряду з базових областей в емітерні, що приводить до збільшення коефіцієнтів підсилення транзисторних структур, дозволяє збільшити максимальні частоти, як окремих транзисторних структур, так і в цілому всієї ІС.

При аналізі частотних характеристик при технологічному і конструктивному моделюванні досліджувались інтегральні вихідні комплементарні транзистори. Повний час затримки $t_{ЕК}$ в першому приближенні дорівнює сумі складових постійних часу, які зумовлені фізичними процесами, що визначають послідовність проходження носіями заряду різних шарів досліджуваної структури транзисторів. Аналіз частотних характеристик транзисторів проводився відповідно до формули визначення граничної частоти $w_{гр}$ (частоти відсікання $f_T=1/2\pi t_{ЕК}$):

$$\frac{1}{w_{гр}} = t_{ЕК} = \tau_E + t_{пр} + t_{прк} + \tau_K = r_E C_{Еб} + t_{прб} + t_{прк} + r_K C_{Кб} =$$

$$= \frac{\varphi_E}{I_E} (C_{Еб} + C_{\pi}^*) + \frac{W_B^2}{\eta D_n(x)} + \frac{x_{Kn} - x_{Kp}}{v_{др}} + r_K C_{Кб}, \quad (1)$$

де r_E — опір емітера; $C_{Еб}$ — бар'єрна ємність переходу «емітер — база», C_{π}^* — інші ємності (в тому числі і паразитні), пов'язані з областю бази; I_E — робочий емітерний струм транзистора, $v_{др}$ — гранична дрейфова швидкість носіїв заряду в колекторному переході, яка визначається швидкістю насичення v_s , і для кремнію $v_s=10^7$ см/с; x_{Kp} , x_{Kn} — координати краю шару збіднення колекторного $p-n$ -переходу відповідно зі сторони шарів бази і колектора, де r_K — послідовний опір тіла колектора; $C_{Кб}$ — бар'єрна ємність колектора. Частотні властивості транзисторів залежать від їх конструкції й режиму роботи. Розглядалися режими з відсутністю ефекту Кірка. Для бездрейфових $p-n-p$ -транзисторів коефіцієнт $\eta=2$, а час прольоту носіїв через базу переважає над всіма іншими постійними часу. Для них

$$1/(w_{гр}) = t_{пр} = W_B^2/(2D_p), \quad (2)$$

де D_p — коефіцієнт дифузії носіїв заряду в області бази, W_B — товщина бази.

Для $n-p-n$ -транзисторів з коефіцієнтом підсилення $\beta=30\dots 50$ розрахованим значенням $t_{ЕК}$ відповідають частоти f_T близько 10 ГГц. При збільшенні коефіцієнта підсилення до $\beta \geq 100$ товщина бази зменшується, а величини f_T складають значення на рівні 15...20 ГГц. Для дрейфових $n-p-n$ -транзисторів істотну роль відіграє постійна часу кола емітера, особливо при малих струмах. Для $n-p-n$ -транзисторів з коефіцієнтом підсилення $\beta \geq 70$ розрахованим значенням $t_{ЕК}$ відповідають частоти f_T на рівні 20 ГГц. Таким чином частотні характеристики досліджуваних ІС можливо оптимізувати за експериментальними та розрахованими параметрами β_E , $t_{ЕК}$ та частотами f_T . Подальше моделювання структур комплементарних транзисторів за рахунок застосування плівок Si^* , застосування шарів активної та пасивної бази дозволить досягти збільшення частот відсікання та генерації, а також провести необхідну оптимізацію частотних характеристик ІС.

Отже, час увімкнення ІС, схема якої містить комплементарні транзистори з діелектричною ізоляцією, з епітаксальною плівкою в 1,7...1,9 мкм, товщиною емітерних шарів в 0,4...0,6 мкм, площею емітерів 20 мкм², величиною імпульсного колекторного струму в 0,5 А, склав величину близько 3 нс. При моделюванні частотних характеристик вихідних транзисторів отримано частоти відсікання f_T на рівні 15...20 ГГц та більше.

ВИКОРИСТАНІ ДЖЕРЕЛА

1. Горбань, А. Н., Кравчина В. В. Разработка конструкции и технологии комплементарных транзисторов для радиационнстойких ИС // Технология и конструирование в электронной аппаратуре.— 2011.— № 3.— С. 23—27.
2. Горбань, А. Н., Кравчина В. В. Особенности формирования ИС с полной диэлектрической изоляцией // Радиоелектроника Информатика Управління.— 2013.— № 1(28).— С. 30—35.

Gorban O. N, Kravchina V. V.

Constructions and frequency properties of IC with complete dielectric isolation

The paper presents a study of ways to optimize the design and technology of integrated circuits, which provide increased cutoff and oscillation frequency. The authors experimentally prove that the turnon time of the IC with the output pulse current of 0.5 A was about 3 ns. The frequency characteristics of the output complementary transistors of the developed IC were simulated. As a result of the simulation, the cutoff frequency of 15...20 GHz was obtained.

Keywords: *isolation by a dielectric, IC, cutoff frequency.*